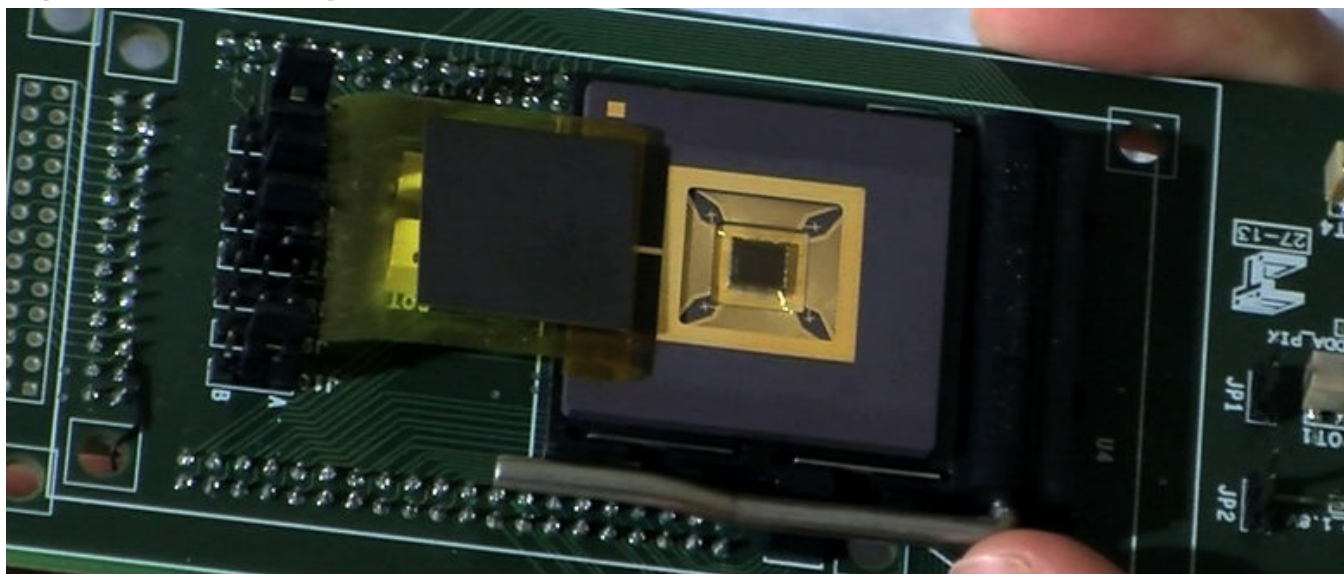


Chip de visión CMOS para Pirámide Gaussiana



[Ver Demostrador](#)

Os detectores de propiedades enmárcanse dentro dunha categoría de algoritmos en visión por computador orientados a aplicacións como seguimento visual, recoñecemento de obxectos ou segmentación. A invariancia a cambios de iluminación, oclusións parciais ou transformacións xeométricas como rotacións ou cambios de escala xorden como elementos chave á hora de deseñar un detector de propiedades de alta calidade.

A invariancia a cambios de escala en detectores como o SIFT (Scale Invariant Feature Transform) obtense pola chamada pirámide Gaussiana. A pirámide Gaussiana contén un conxunto de oitavas. Cada oitava é un conxunto de imaxes coa metade de resolución da anterior oitava. Ademais, cada oitava componse dun conxunto de escalas. As escalas constrúense aplicando filtros Gaussianos con sigmas ou anchuras crecentes.

A construción da pirámide Gaussiana demanda un gran custo computacional. Un chip CMOS dedicado que incorporase a adquisición da imaxe sería unha boa solución para alcanzar procesamento rápido e unha análise de imaxe eficiente dende o punto de vista enerxético.

Este demostrador inclúe tests en tempo real dun chip CMOS de proba de concepto en tecnoloxía estándar de 180 nanómetros que xera a pirámide Gaussiana. O chip captura imaxes de 176 x 120 píxeis. A pirámide Gaussiana realízase mediante unha rede de condensadores en conmutación, en configuración de dobre Euler. A área do chip é de 5 x 5 mm². Os fotosensores son de tipo nwell na configuración de 3 transistores activos por pixel (3T-APS), ocupando 7.4 x 6.7 um². Grupos de 4 fotodíodos asócianse en procesadores elementais (PEs). Os PEs conteñen circuitería local para conversión analóxico-dixital e a dobre mostraxe correlacionada. O chip xera a pirámide Gaussiana de 3 oitavas e 6 escalas cun custo enerxético de 26.5 nJ/px a 2.64 Mpx/s e un erro RMSE cando se compara cunha implementación sobre un PC estándar inferior a 1.2% do fondo de escala.

AUTORES

Investigadores
Víctor Manuel Brea Sánchez
Manuel Suárez Cambre

Colaboradores
✉ Instituto de microelectrónica de Sevilla (IMSE-CNM), CSIC